

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-135777

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)7月19日

G 01 R 31/28

6740-2G

審査請求 未請求 発明の数 1 (全4頁)

① 発明の名称 制御装置の試験方式

② 特 願 昭58-246727

③ 出 願 昭58(1983)12月24日

④ 発 明 者	山 内 孝	日野市旭が丘3丁目5番地1	フアナック株式会社内
⑤ 発 明 者	木 下 次 朗	日野市旭が丘3丁目5番地1	フアナック株式会社内
⑥ 出 願 人	フアナック株式会社	日野市旭が丘3丁目5番地1	
⑦ 代 理 人	弁理士 玉島 久五郎	外2名	

#### 明 細 書

1. 発明の名称 制御装置の試験方式

2. 特許請求の範囲

バックパネルに複数枚のプリント板を実装することにより構成された制御装置に於いて、前記各プリント板それぞれに該プリント板の種類を示す認識番号を発生する認識番号発生手段を設け、前記バックパネルに前記各プリント板の実装位置に対応した実装位置番号を発生する実装位置番号発生手段を設け、且つ試験時に前記認識番号発生手段からの認識番号と前記実装位置番号発生手段からの実装位置番号とを読取る処理装置を設け、前記処理装置は試験時、読取った前記認識番号と実装位置番号とを対応させてメモリに記憶させることを特徴とする制御装置の試験方式。

3. 発明の詳細な説明

#### 発明の技術分野

本発明は複数のプリント板をバックパネルに実装することにより構成された制御装置の試験方式に関し、更に詳細にはバックパネルの所定位置に

所定のプリント板が実装されているか否かを容易に確認することができる制御装置の試験方式に関するものである。

#### 従来技術と問題点

数値制御装置、微細制御装置等の制御装置は一般に多数の電子部品を搭載したプリント板を複数枚バックパネルに実装することにより構成されている。ところで、このような制御装置に於いては製品出荷時或いは障害が発生してプリント板を交換した場合等にバックパネルの所定位置に所定のプリント板が実装されているか否かを確認する必要がある。従来はこのような場合、試験者が仕様書等に基づいて検査していた為、手数がかかる欠点があると共に誤りが生じやすい欠点があった。

#### 発明の目的

本発明は前述の如き欠点を改善したものであり、プリント板が実装されているか否かを容易に試験できるようにすることにある。以下、実施例について詳細に説明する。

#### 発明の実施例

第1図は本発明の実施例のブロック線図であり、1はバックパネル、2、3-1～3-Nはプリント板、4はマイクロプロセッサ、5はメモリ、6、7はドライバ、8はレシーバ、9はアドレスバス、10はデータバス、11-1～11-Nはアドレスデコード、12-1～12-Nは認識番号発生手段、13-1～13-N、14-1～14-Nはドライバ、15-1～15-Nは実装位置番号発生回路である。尚、データバス10は8ビット構成のものであるとする。

各プリント板3-1～3-Nにはそれぞれ異なるアドレスが割当てられており、各プリント板3-1～3-Nに搭載されているアドレスデコード11-1～11-Nはそれぞれマイクロプロセッサ4からアドレスバス9にアドレスA1～ANが送出された時、その出力信号a1～aNを"1"とするものである。また、認識番号発生手段12-1～12-Nはそれぞれ各プリント板3-1～3-Nの識別を示す認識番号を発生するものであり、例えば認識番号発生手段12-1は認識番号として"0","1","1","1"を出力するものである。また、実装位置番号発生回路15-1

～15-Nはそれぞれプリント板の実装位置に対応した実装位置番号を出力するものであり、例えば、実装位置番号発生回路15-1は実装位置番号として"0","1","1","1"を出力するものである。また、ドライバ14-1～14-Nはそれぞれアドレスデコード11-1～11-Nの出力信号a1～aNが"1"の場合、実装位置番号発生回路15-1～15-Nからの実装位置番号をドライバ13-1～13-Nに加えるものであり、ドライバ13-1～13-Nはそれぞれa1～aNが"1"の場合、認識番号発生回路12-1～12-Nからの実装位置番号及びドライバ14-1～14-Nを介して実装位置番号発生回路15-1～15-Nから加えられる実装位置番号をデータバス10に送出するものである。

第2図は試験時のマイクロプロセッサ4の処理内容の一例を示すフローチャートであり、以下第2図を参照して第1図の動作を説明する。

試験時、試験者は例えばキーボード(図示せず)等により試験の開始を指示する。これにより、第2図に示すプログラムが起動され、マイクロプロ

セッサ4はドライバ6を介してアドレスバス9にアドレスA1を出力する(ステップS1、ステップS2)。これにより、プリント板3-1に搭載されたアドレスデコード11-1の出力信号a1が"1"となり、認識番号発生回路12-1からの認識番号及び実装位置番号発生回路15-1からの実装位置番号がドライバ13-1を介してデータバス10に送出される。マイクロプロセッサ4はレシーバ8を介して加えられる認識番号及び実装位置番号を読取り(ステップS3)、認識番号と実装位置番号とを対応させてメモリ5の所定アドレスに記憶させる(ステップS4)。この場合メモリには"0","1","1","1","0","1","1","1"が記憶されることになる。

次いで、マイクロプロセッサ4は1～Nとなったか否かを判断する(ステップS5)。即ち、ステップS5に於いてはバックパネル1に搭載された全てのプリント板について試験が終了したか否かを判断するものである。ステップS5の判断結果がYESの場合は、マイクロプロセッサ4はステ

ップS4でメモリ5に記憶させた内容を表示装置(図示せず)に表示させ(ステップS6)、この後その処理を終了する。また、ステップS5の判断結果がNOの場合は、マイクロプロセッサ4は1を+1し(ステップS7)、再びステップS1の処理に戻る。これにより、アドレスバス9にアドレスA2が出力され、前述したと同様な処理が繰返し行なわれる。

尚、前述した実施例に於いては説明しなかったが、メモリ5に予め実装位置番号と該実装位置番号が表す実装位置に実装されるべきプリント板の認識番号とを対応させて記憶させておき、これとステップS3で読取った認識番号、実装位置番号とを比較し、比較不一致の場合、バックパネル1の所定位置に所定のプリント板が実装されていないとしてアラームを発生させるようにすることも可能である。また、正しい実装位置に正しいプリント板が実装された場合、認識番号と実装位置番号とが同一になるように認識番号発生回路、実装位置番号発生回路を構成しておき、ステップS3

で認識番号、実装位置番号を読取った際、両者が不一致であれば所定の実装位置に所定のプリント板が実装されていないと判断してアラームを発生するようにすることも可能である。

#### 発明の効果

以上説明したように、本発明は各プリント板にその種別を示す認識番号を発生させる認識番号発生手段（実施例に於いては認識番号発生回路12-1～12-N）を設け、バックパネルにプリント板の実装位置に対応した実装位置番号を発生する実装位置番号発生手段（実施例に於いては実装位置番号発生手段15-1～15-N）を設けたものであるから、バックパネルの所定位置に所定のプリント板が実装されているか否かを容易に、且つ確実に試験することができる利点ある。

#### 4. 図面の簡単な説明

第1図は本発明の実施例のブロック線図、第2図はマイクロプロセッサの処理内容を示すフローチャートである。

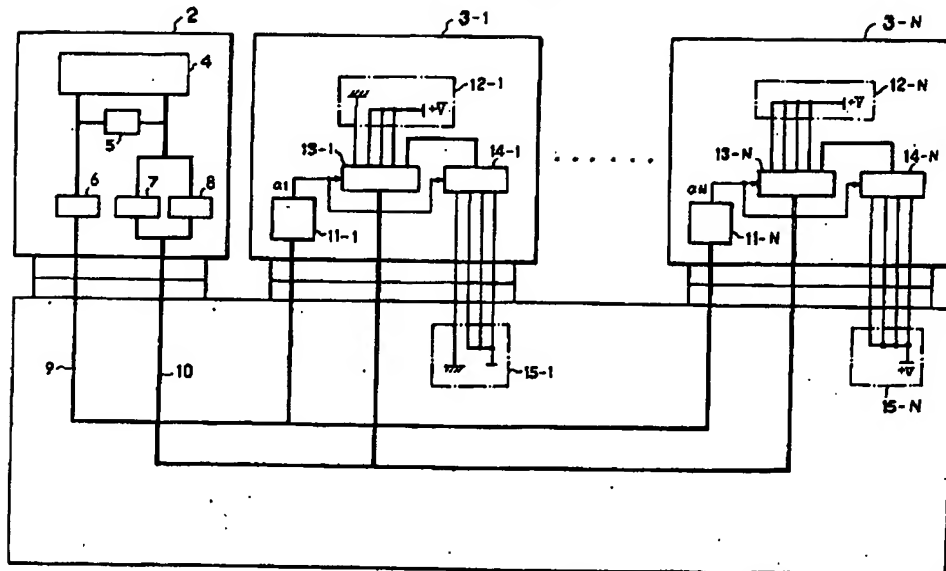
1はバックパネル、2、3-1～3-Nはプリント

板、4はマイクロプロセッサ、5はメモリ、6、7はドライバ、8はレシーバ、9はアドレスバス、10はデータバス、11-1～11-Nはアドレスデコーダ、12-1～12-Nは認識番号発生手段、13-1～13-N、14-1～14-Nはドライバ、15-1～15-Nは実装位置番号発生回路である。

特許出願人 ファナック株式会社

代理人弁理士玉森久五郎（外2名）

第 1 図



第 2 図

